

Belle II CDC 信号処理モジュールのアップグレードに向
けた

ADC 評価用基板の開発および性能評価
(Performance evaluation of ADC for Belle II CDC)

理学研究科

数物系専攻

山村 晴菜

概要

本論文では、Belle II CDC 信号処理モジュールのアップグレードに向けた、ADC 評価用基板の開発およびそれを用いた ADC の性能評価の結果について述べる。

Belle II 実験は、茨城県つくば市の高エネルギー加速器研究機構（KEK）で行われている衝突型加速器実験である。同機構の地下には電子・陽電子衝突型円形加速器 SuperKEKB が建設され、衝突点を囲むように Belle II 測定器が設置されている。Belle II 実験は高輝度フロンティア実験であり、CP 対称性の破れを精密に測定するとともに、標準理論を越えた新物理の探索を目的とする。

中央飛跡検出器（Central Drift Chamber: CDC）は Belle II 測定器を構成する装置の一つであり、内部がガスで満たされた円筒形のワイヤーチェンバーである。Belle II 実験における CDC の役割は、荷電粒子の運動量測定を飛跡の再構成によって行うこと、エネルギー損失の測定から低い運動量領域での粒子識別の情報を提供すること、および荷電粒子を含む事象で二次元・三次元トリガー信号を出すことである。

評価を行ったのはマルチチャネル ADC を搭載した ASIC チップであり、CDC フロントエンドの信号処理（読み出し）モジュールにおいて Amplifier-Shaper-Discriminator（ASD）から出力されるアナログ信号を処理する役割を担うものである。現行の CDC に搭載されている ADC チップは消費電力が高く、冷却システムへの負担が大きい。そのため今回のアップグレードでは、現行のシステムに搭載されているものと比較して $1/5 \sim 1/10$ (1 チップあたり 160 mW $\sim$ 80 mW) 程度の低消費電力化を目指して開発を行っている。さらに、変換を現行（31.75 MSPS）よりも高速にすることで、CDC のエネルギー損失測定による粒子識別性能の向上が期待できることから、変換速度は 63.5 MSPS（最大 100 MSPS、分解能は 10 bit）を目指している。

一方で、ADC から後段の FPGA への接続においても、変換の高速化に耐える読み出し速度が必要となる。本研究では CDC 用信号処理モジュール開発の一環として、FPGA を搭載した ADC 評価用基板を開発し、これを用いて ADC の性能評価を行った。

目次

第 1 章	Belle II 実験	7
1.1	Belle II 実験の概要	7
1.2	SuperKEKB 加速器	7
1.3	Belle II 測定器	9
1.3.1	ピクセル検出器 (PXD)	11
1.3.2	シリコンバーテックス検出器 (SVD)	12
1.3.3	中央飛跡検出器 (CDC)	13
1.3.4	TOP カウンター (TOP)	16
1.3.5	ARICH カウンター (ARICH)	17
1.3.6	電磁カロリメーター (ECL)	18
1.3.7	K_L^0 / ミューオン検出器 (KLM)	18
1.4	トリガーシステム	19
1.5	データ収集システム	21
第 2 章	CDC の信号処理モジュール	23
2.1	現行の信号処理モジュールの概要	23
2.2	各機能の実装方法	24
2.2.1	アナログ信号処理	25
2.2.2	デジタル信号処理	26
第 3 章	信号処理モジュールのアップグレード	28
3.1	アップグレードの動機	28
3.2	ADC の設計概要	29
3.2.1	データ処理の流れ	31
3.2.2	AD 変換方式	31
第 4 章	ADC 評価用基板の開発および性能評価	37
4.1	ADC 評価用基板	37
4.2	性能指標	40
4.3	性能評価	43
4.3.1	セットアップ	43
4.3.2	有効ビット数 (ENOB) の測定	43
4.3.3	消費電力の測定	46
4.3.4	今後の展望	48

第 5 章	まとめ	50
付録 A	ADC のパッケージングおよびピン情報	51
付録 B	ADC 評価用基板の回路図	56
付録 C	SAR CLK の最適化	69

図目次

1.1	SuperKEKB 加速器の概観	8
1.2	Belle, Belle II 測定器の断面図	10
1.3	Belle II 測定器の全体図	11
1.4	PXD の概観	12
1.5	SVD の概観	13
1.6	SVD を横から見たときのセンサーの配置図	13
1.7	センスワイヤーの配置の比較	15
1.8	セル構造の比較	15
1.9	スモールセルとノーマルセルの比較	16
1.10	TOP カウンターの概観とチェレンコフ光の反射の様子	17
1.11	ARICH の原理と概観	18
1.12	トリガーシステムの概略	20
1.13	CDC の断面図 (TSF を表示)	21
1.14	Belle II データ収集システムの全体像	22
2.1	RECBE の写真	24
2.2	RECBE による信号処理	25
3.1	現行の ASD によるアナログ出力	29
3.2	ADC のレイアウト図	30
3.3	ADC のブロック図	32
3.4	SAR ADC における 2 分探索ツリー	33
3.5	SAR ADC のブロック図	34
3.6	最も単純な SAR ADC のタイミングチャート	34
3.7	IP SAR ADC のブロック図	36
3.8	IP SAR ADC のタイミングチャート	36
4.1	ADC 評価用基板	38
4.2	FPGA ファームウェアのブロック図	39
4.3	ADC_dataread モジュールのブロック図	39
4.4	データ信号の遅延によるサンプリングタイミングの変化	40
4.5	理想的な ADC の入出力特性と量子化誤差	41
4.6	実際の ADC の入出力特性と DNL の例	41
4.7	実際の ADC の入出力特性と INL の例	41

4.8	ADC デジタル出力のスペクトルの例	42
4.9	ENOB および消費電力測定の設定アップ	43
4.10	SAR CLK 調整スイッチ	44
4.11	SAR CLK の最適化 (63.5 MSPS での例)	45
4.12	変換速度と ENOB の関係	46
4.13	変換速度と消費電力の関係	48
A.1	ADC のパッケージ後ピン配置 (LQFP100)	51
B.1	ADC 評価用基板の回路図 (1)	57
B.2	ADC 評価用基板の回路図 (2)	58
B.3	ADC 評価用基板の回路図 (3)	59
B.4	ADC 評価用基板の回路図 (4)	60
B.5	ADC 評価用基板の回路図 (5)	61
B.6	ADC 評価用基板の回路図 (6)	62
B.7	ADC 評価用基板の回路図 (7)	63
B.8	ADC 評価用基板の回路図 (8)	64
B.9	ADC 評価用基板の回路図 (9)	65
B.10	ADC 評価用基板の回路図 (10)	66
B.11	ADC 評価用基板の回路図 (11)	67
B.12	ADC 評価用基板の回路図 (12)	68
C.1	SAR CLK の最適化 (30 MSPS)	69
C.2	SAR CLK の最適化 (40 MSPS)	70
C.3	SAR CLK の最適化 (50 MSPS)	70
C.4	SAR CLK の最適化 (63.5 MSPS)	71
C.5	SAR CLK の最適化 (70 MSPS)	71
C.6	SAR CLK の最適化 (80 MSPS)	72
C.7	SAR CLK の最適化 (90 MSPS)	72

表目次

- 1.1 KEKB および SuperKEKB の主なパラメータ 9
- 1.2 Belle II CDC の主なパラメータ 14
- 1.3 Belle II データ収集システムの要求性能 21

- 3.1 主な AD 変換方式 [9] 33

- 4.1 評価用基板で用いる電源 37
- 4.2 コヒーレント周波数 44
- 4.3 変換速度と ENOB の関係 46
- 4.4 各電源における消費電力 (63.5 MSPS) 47
- 4.5 変換速度と消費電力の関係 47

- A.1 ピン情報 1～25 52
- A.2 ピン情報 26～50 53
- A.3 ピン情報 51～75 54
- A.4 ピン情報 76～100 55

第 1 章

Belle II 実験

1.1 Belle II 実験の概要

Belle II 実験は、茨城県つくば市の高エネルギー加速器研究機構（KEK）で行われている衝突型加速器実験である。[1] 同機構の地下には電子・陽電子衝突型円形加速器 SuperKEKB[2][3] が建設され、衝突点を囲むように Belle II 測定器が設置されている。Belle II 実験は現在の素粒子物理学の最重要課題である TeV 領域の新物理探索において、精密測定により新しい物理のフレーバー構造を明らかにするという役割を担う高輝度フロンティア実験である。電子・陽電子の反応によって生じる B 中間子・反 B 中間子対の崩壊事象を検出し、CP 対称性の破れを精密に測定するとともに、標準理論を越えた新物理に感度が高い稀崩壊事象の探索を目的とする。

この Belle II 実験の先代にあたる Belle 実験では、1999 年から 2010 年にわたってデータ収集を行い、その間に最高ルミノシティ $2.1 \times 10^{34} \text{cm}^{-2} \text{s}^{-1}$ を達成、2010 年 6 月 30 日の運転終了までに積分ルミノシティ 1014fb^{-1} のデータを蓄積した。これにより、小林・益川両博士にノーベル賞をもたらした B 中間子崩壊における CP 対称性の破れの発見を始めとし、B 中間子稀崩壊、CKM 行列測定、タウ物理、チャーム物理、多数のハドロン共鳴の発見など多くの成果を上げた。しかし、統計量の制限により CP 非保存の測定精度は $O(0.1)$ にとどまっており、新物理の効果を探索するために十分な $O(0.01)$ の感度を得るためには数十 ab^{-1} のデータ蓄積が必要である。そこで、より高統計を実現し、さらなる精密測定を行うのが Belle II 実験である。[4]

今後 Belle II 実験では Belle 実験の 40 倍以上と高いルミノシティでのデータ収集が行われ、データ蓄積量としては 50 倍となる 50ab^{-1} を目指す。SuperKEKB は 2016 年に Belle II 測定器無しでの Phase1 運転を、2018 年には崩壊点検出器以外の Belle II 測定器をインストールして Phase2 運転を行った。そして 2019 年 3 月から全ての検出器がインストールされた状態での物理ランである Phase3 運転を開始した。Belle II 測定器は、先代の Belle 測定器と外見はほぼ同じであるが、ルミノシティが 40 倍になることによる高レート、高バックグラウンドに耐え、また Belle 測定器よりも性能を向上させるため、各検出器が大幅にアップグレードされたと同時に新たな装置も導入された。

1.2 SuperKEKB 加速器

Belle II 実験で用いられている SuperKEKB 加速器は、Belle 実験で用いられた KEKB 加速器をアップグレードしたものである。KEKB 加速器と同じ KEK 敷地内の地下 3 m、周長 3 km のトンネル内に建設されており、電子用と陽電子用の 2 つの円形加速器と、そこに電子・陽電子を供給する入射器の役割を担う直線型加速器から成る。電子と陽電子がそれぞれのリングで周回し、IP

